

# MMCV6

## *GENERAL:*

- Las versiones de Tarjetas LPE-MM1C-V4/6, LPE-MMC-V6 y LPE-MMC-V6B son idénticas en HW y SW, diferenciándose solo por la tirada de fabricación.
- Mantiene compatibilidad con el HW y SW del diseño de Yeongman Seo por programación de la CPLD, pero viene con la CPLD programada como se describe a continuación.
- Añade Lectura/Escritura de Byte en la tarjeta MMC, para aumentar la velocidad.
- Añade SRAM de 8K8 para salvado temporal de parámetros.
- Cambia de tipo de Mapper: Actualmente Konami5 SCC. Este mapper no es muy cómodo para implementar utilidades, ya que son direcciones diseminadas por todo el espacio en uso (&H4000..&H7FFF).
- Es mucho mejor para el programador el ASCII8k, ya que los 4 puertos para cambiar los bancos de la Rom están en la misma página de memoria (página 0->6000h, 1->6800h, 2->7000h, 3->7800h).
- Añade conector de slot expandido mas la tarjeta LPE-4MB-V4 para que la mayor parte de juegos y aplicaciones puedan funcionar en cualquier MSX con solo dos tarjetas: La LPE-MMC-V6 (MMC + 4MB) con la LPE-SAN3-Vx (SCC + OPLL) o la LPE-SAND-Vx (SCC + OPLL +128MB de Flash con memoria virtual), o la MegaFlashRom.

## *HW:*

- 512KB de Flash.
- 8KB de SRAM.
- Dos Lectores de tarjetas MMC (MMCA y MMCB).
- Dos LED de indicación de Actividad conectados al CLK de cada MMC.
- Conector de Slots Expandido según versión.

## *FUNCIONAMIENTO:*

- Según Versión puede haber señal de slot expandido 1, 2 y 3 conectado al conector superior para el un expansor exterior de slots.
- Acceso a los cuatro registros (4) de página en direcciones 6000h (para página &H4000..&H5FFF), 6800h (para página &H6000..&H7FFF), 7000h (para página &H8000..&H9FFF), 7800h (para página &HA000..&HBFFF). Las páginas son de 8K.
- Acceso a la Flash en los primeros 512KB. Acceso a la SRAM a partir de 512K. Ejemplo 1, registro de la primera página (&H6000)<=2, las posiciones del tercer bloque de 8k de la Flash quedan accesibles en las direcciones &H4000..&H5FFF. Ejemplo 2, registro de la primera página (&H6000)<=64, las 8K posiciones de la SRAM quedan accesibles en las direcciones &H4000..&H5FFF.

- Acceso a la MMC: Registro de Control de acceso (&H7FF0 de lectura y escritura). Registro de Dato (&H7FF01 de lectura y escritura), el dato escrito en este Byte pasa automaticamente al MMC y viceversa, el dato leido de la MMC estara en este registro ( Destacar que el primer dato leido de cada bloque es desechable porque el modo de acceso es un Byte despues "Byte Late").

#### *INCOMPATIBILIDADES:*

- Los Registros de pagina (6000h,6800h,7000h,7800h) solo son de escritura (no pueden leerse, lo que evita la colision en lectura en esta pagina 1 con la lectura de la Flash/SRAM). Estos registros son de 16 bits. En este espacio no es conveniente usar la RAM porque las direcciones RAM de los registro serian inaccesibles.

- Los Registros de Control y Datos de la MMC (&H7FF0 y &H7FF1) tambien tienen prioridad sobre la memoria. Las posiciones &H7FF0-&H7FFF (16 posiciones) estan reservadas permanentemente para registros de MMC y no se pueden acceder en ellas a RAM y SRAM. Esto implica que cualquier bloque de 8K de Flash o RAM en esta pagina 1 no puede accederse a sus ultimos 16 Bytes. Para acceder a los 8K completos hay que situar el bloque fisico en cualquiera de las tres paginas restantes (0,2,3).

#### *REGISTRO DE CONTROL (&H7FF0):*

BIT0 USO ANULADO, After RESET=1. Registro de control DE ESCRITURA para mapper y memoria flash. After RESET 1->ENABLE mapper y DISABLE memoria FLASH/SRAM.

BIT1 Para seleccion de MMC\_A o B. After RESET 0->ENABLE MMC\_A (tarjeta MMC izquierda). Esta señal actua solo sobre el CS de la MMC\_A o MMC\_B y en la seleccion de Datos multiplexados procedentes de las mismas.

BIT2 Para seleccion del CS de MMC\_A CSMMC\_A\_DISA. After RESET 0->ENABLE CS de MMC\_A (Señal CS de tarjeta MMC izquierda).

BIT3 Para seleccion del CS de MMC\_B CSMMC\_B\_DISA. After RESET 1->DISABLE CS de MMC\_B (Señal CS de tarjeta MMC derecha).

BIT4 Para seleccion del CLK de MMC\_A. After RESET 1->DISABLE CLK de MMC\_A (Señal CLK de tarjeta MMC izquierda).

BIT5 Para seleccion del CLK de MMC\_B. After RESET 1->DISABLE CLK de MMC\_B (Señal CLK de tarjeta MMC derecha).

BIT6 Para seleccion del Z80/R800. After RESET 1->ENABLE Z80.

BIT7 Para seleccion del de Buclé de datos con INVERSION o Bit7=0 tarjetas externas SD/MMC. Conecta por HW la salida serie con la entrada serie, permitiendo chequear el funcionamiento sin tarjeta SD/MMC.

*REGISTRO DE DATOS (&H7FF1):*

BIT7..0 Registro de ESCRITURA de la MMC seleccionada.

BIT7..0 Registro de LECTURA de la MMC seleccionada, en modo "Byte Late". Solo After RESET (&H7FF1)=&HA5, usada para deteccion de la Tarjeta.

*L.Padial: a 19-01-2008*